

ニュースリリース

カリプト社、業界初のメモリ消費電力最適化ツールを発売

PowerPro™ MG は SoC 設計者のメモリ消費電力の最適化設計を可能にします

カリフォルニア州サンタクララ市 – 2009 年 6 月 22 日 – [カリプト・デザイン・システムズ社](#) (www.calypto.com) は、SoC 設計の自動化における可能性を画期的に広げる製品 [PowerPro MG](#) (メモリ・ゲーティング) を発表しました。今日の先進的なオン・チップ・メモリには低消費電力のモードが備わっています。この新しいツールは、業界で初めてこのモードを活用した消費電力の最適化を自動で行い、最適化された RTL を自動生成します。PowerPro MG は、新たに開発した「メモリ・ゲーティング」技術を採用し、これまでの人手による最適化作業で費やされていた多くの費用と時間を削減することができます。PowerPro MG は、サンフランシスコで開催される今年のデザイン・オートメーション・カンファレンス (DAC) で初めて一般公開されます。

「我々の低消費電力技術は、システム・ベンダーや SoC メーカーの世界上位 10 社中、7 社で採用されています。電力制約はますます厳しくなっていますが、我々は顧客からこれらの制約を満たすことができるような自動化ツールの提

供を常に期待されています。」と、カリプト・デザイン・システムズ社の最高経営責任者 (CEO) のトム・サンドバル (Tom Sandoval) は述べています。更に「メモリの電力消費は、SoC で消費される電力全体の 70 パーセントにまで達することがあります。シーケンシャル・アナリシス技術に基づいた PowerPro MG により、設計者は、静的および動的なオン・チップ・メモリの消費電力を大幅に低減するメモリ・ゲーティング・ロジックを初めて自動的に生成できるようになりました。」と付け加えています。

今日、メモリの低消費電力モードを制御するために必要な論理は、その設計に手間がかかり、かつ誤りが入り込みやすい人手による解析とコーディングを必要としています。この低消費電力モードの制御論理を自動生成することによって、[PowerPro MG](#) は最少の消費電力の SoC 設計を可能にし、最適化の期間を従来の数週間の単位から数時間へと大幅に削減します。

PowerPro MG は、カリプト社の革新的な PowerPro CG (クロック・ゲーティング) と同様に、今日の RTL 論理合成フローにシームレスにつながります。PowerPro MG は、メモリ・モデルだけでなく VHDL か Verilog で記述された RTL 設計データを読み込み、カリプト社が特許をもつシーケンシャル・アナリシス技術を用いて低電力メモリ・モードを効率よく活用するためのメモリ・ゲーティング・ロジックを自動的に構成します。そして、PowerPro MG が出力する消費電力の

最適化された新しい RTL 記述は、追加されるメモリ・ゲーティング・ロジックを除けば、元の RTL とほぼ同じ記述となっています。大規模で複雑な SoC 設計を視野に入れた PowerPro MG は、既にストレージ、ネットワーク、グラフィックス、マルチメディアなどの様々なアプリケーションにおいて消費電力を低減できることが立証されています。

業界最少の消費電力設計を提供するために主要メモリ IP をサポート

カリプト社は [PowerPro MG](#) の開発において、メモリの消費電力の削減を最大限にするために、半導体業界で IP パートナーとして広く信頼され、また主要な組込みメモリ IP プロバイダーでもある [ビラージロジック\(Viragelogic\) 社](#) と協力しました。「RTL 電力最適化のリーダーとして、カリプト社は SoC 消費電力最適化プロセスの重要な部分の自動化で新しい時代を切り開きました。」と、ビラージロジック社のマーケティング兼営業担当取締役副社長のブラーニ・ブリック (Brani Buric) 氏は述べています。「ビラージロジック社の [SiWare™ Memory](#) 製品と PowerPro MG を併用することによって、我々の顧客は電力効率の良い設計を可能な限りおこなうことができます。」

PowerPro MG は、メモリ部の消費電力最適化のために単独利用ができる他、カリプト社の PowerPro CG 製品と併用することで SoC の大部分で低消費電力設計

の自動化を可能にします。PowerPro CG は、RTL 設計の非メモリ部分に対し、シークエンシャル・クロック・ゲーティング・ロジックを実装することによって、消費電力を削減します。カリプト社の SLEC 等価性検証ツールは、完全に自動化された PowerPro ファミリの電力最適化フローと統合されており、消費電力が最適化された新しい RTL が元の RTL に対して機能的に等価であることを包括的に検証します。PowerPro CG と同様に、新しい [PowerPro MG](#) はチップの面積および性能に全く影響を与えません。

「今日の複雑な SoC 設計において消費電力の最少化を達成するためには、ロジックとメモリの両方で、静的および動的な電力消費に対処しなければなりません。そのためには、複数のクロック・サイクルにわたり連続的に解析できるシークエンシャル・アナリシスを最適化と検証に適応しなければなりません。」と、スピリット・コンソーシアム (Spirit Consortium) の VP 兼技術部長で、低電力集積回路の設計と検証のための標準化委員会である IEEE1801 の共同議長を務めるゲーリー・デルプ (Gary Delp) 博士は述べています。「カリプト社の PowerPro ファミリー製品は SoC 設計チームに非常に効果的でユニークなソリューションを提供します。」

DAC 2009 における PowerPro MG の紹介

サンフランシスコで 7 月 26 日から 31 日までの間開催されるデザイン・オートメーション・コンファレンス (DAC) では、カリプト社はブース#1610 にて、PowerPro と SLEC を密に連携させた一連の製品群を展示します。今回の新製品である PowerPro MG につきましてもデモンストレーションを行います。詳細なデモを個別にご希望される方は、以下のアドレスにて登録をお願い致します。

www.calypto.com/events.php

価格と発売時期

PowerPro MG は即日出荷が可能であり、単体動作の場合、価格は 1 年間のタイム・ベース・ライセンスで 29 万 5 千米ドルです。PowerPro CG や SLEC との組み合わせた価格につきましては、以下にあります連絡先のマーケティングもしくは営業までお問い合わせください。カリプト社の全ての製品群はリナックスの PC 上で動作します。

カリプト社について

2002年設立の米国カリプト・デザイン・システムズ社はその特許のシーケンシャル・アナリシス技術に基づいたクラス最良の消費電力最適化と機能検証ソフ

トウェアを提供することによって、設計者が高品質で、低消費電力の電子システムを作り出すことを可能にします。カリプト社はフォーチュン500社に入る顧客を全世界に持ち、また、ケイデンス社のコネクション・プログラム、IEEE-SA、シノプシス社のSystemVerilog Catalyst Program、メンター・グラフィックス社のOpenDoor Program、Si2 のメンバーで、Power Forward Initiativeの積極的に参加しています。カリプト社は現在、ヨーロッパ、インド、日本、それに北米の各地域に拠点を持ちます。米国本社の所在地は、2933 Bunker Hill Lane, Suite 202, Santa Clara, Calif. 95054. 電話: (408) 850-2300 です。当社に関する詳細については、www.calypto.com をご覧ください。

本発表に関する詳細については、以下までお問い合わせください。

カリプト・デザイン・システムズ株式会社

マーケティング

山本修作

電話: 045-470-2070

Email: shusaku@calypto.com

FAX: 045-470-2079

住所: 〒222-0033 横浜市港北区新横浜 2-3-4 クレシエンドビル 9F

###

カリプト社、PowerPro、SLEC、および Enabling ESL はカリプト・デザイン・システムズ社の商標です。その他の製品名および会社名はそれぞれの会社の商標または登録商標です。