



TSMC、ファンドリー初の ミックスト・シグナル/RF リファレンス・デザインキットを発表

シリコン検証済みのリファレンス・デザイン・アプローチにより、
RF 設計を加速し、システムオンチップ統合を実現

TSMC（本社：台湾新竹、日本法人：TSMC ジャパン株式会社、横浜市西区、代表取締役：小野寺 誠）は本日、米国カリフォルニア州サンノゼで開催された TSMC 北米テクノロジーシンポジウムで、ファンドリー業界初となるミックスト・シグナル/高周波数 リファレンス・デザインキット（MS/RF RDK）を発表しました。RDK は、現在 65nm プロセス技術向けにご利用可能で、アナログ、ミックスト・シグナル及び RF 設計の加速と RF SoC の検証及び統合を目的にしています。MS/RF RDK は、TSMC と Cadence Design Systems との長年にわたる協業の結果であり、TSMC Open Innovation Platform™ の初期の成果の一つです。

この新しい RDK は、アナログ及びミックスト・シグナルとデジタルコンテンツの両方の SoC におけるフルチップ検証の長年の課題を解決するものです。全体から細部に至る MS/RF 設計手法とシステムレベルのシミュレーションフローは、設計期間短縮と IP の再利用促進を可能にします。RDK を用いた設計として、TSMC の最先端 65nm RF プロセス技術による Fractional-N Phase Locked Loop (PLL) があり、シミュレーション結果とシリコン実測値の正確な相関をシリコンにて十分に実証しました。

RDK には、以下のものが含まれます。

- 細部に亘るビデオチュートリアル及び設計マニュアル
- 回路図、レイアウト、シミュレーションテストベンチを含む完全な PLL リファレンス設計データベース
- 設計フローと手法の紹介
- シリコンテストレポート、設計ツールとバージョン要件を明記したリリースノート
- TSMC 65nm プロセスデザインキット(PDK)。

TSMC、デザイン・インフラストラクチャ・マーケティング、シニアディレクタ、ST Juang 氏のコメント

「MS/RF 設計分野で開発を強化することは、TSMC Open Innovation Platform の主な目的の一つです。TSMC の MS/RF RDK は、フルチップの RF SoC を背景とした複雑な MS/RF ブロックの構築や正確な検証において、私たちのお客様に新たなレベルの信頼性を提供します。そして、高品質なテープアウトを実現し、初回の試作の成功を確実にします。TSMC は、新たな MS/RF の設計課題に対応すべく、RDK の機能強化に向け、引き続き TSMC のエコシステムパートナーと協業していきます。」

TSMCについて

TSMCは世界最大の専業ファンドリーメーカーで、業界をリードするプロセス技術、及びファンドリー業界で最大のポートフォリオであるシリコン実証済みライブラリ、IP、デザインツール、リファレンス・フローなどのサービスを提供しています。TSMCは、先進12インチギガファブ2拠点、8インチファブ4拠点、6インチファブ1拠点を運営しており、2008年のTSMCのウェーハの総生産量は、900万枚（8インチ換算）超となりました。また、子会社であるWaferTechおよびTSMC(上海)と、ジョイントベンチャーファブ（SSMC）でも生産を行っております。TSMCは、40nmの製造能力を提供する最初のファンドリーメーカーです。本社を台湾の新竹に設置しています。詳細につきましては、www.tsmc.com をご参照ください。

* 本文に記載されたすべてのブランド名とその商品名はそれぞれ帰属者の登録商標または商標です。

本件に関するお問合せ先

TSMC 広報担当
株式会社イーアンドイー

TEL 0422-30-8800
金子 順子

FAX 0422-30-8848
e-mail: junko@e-e.co.jp